

## Patent Abstracts of Japan

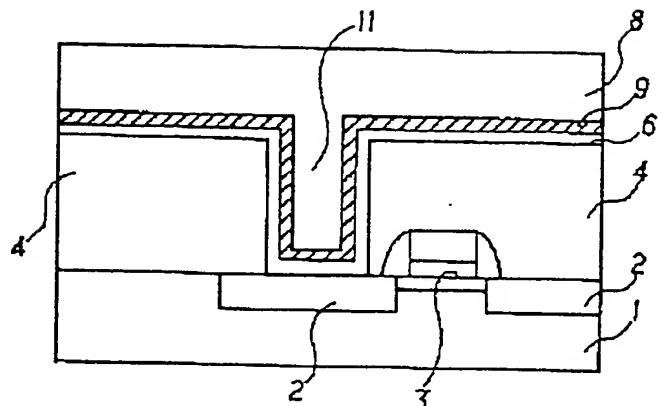
PUBLICATION NUMBER : JP6275555  
 PUBLICATION DATE : 30-09-94  
 APPLICATION NUMBER : JP930062354  
 APPLICATION DATE : 23-03-93

VOL: 18 NO: 684 (E - 1650)  
 AB. DATE : 22-12-1994 PAT: A 6275555  
 PATENTEE : KAWASAKI STEEL CORP  
 PATENT DATE: 30-09-1994

INVENTOR : NOGAMI TAKESHI

INT.CL. : H01L21/28

TITLE : MANUFACTURE OF SEMICONDUCTOR DEVICE



**ABSTRACT :** PURPOSE: To improve the wettability between an Al alloy and the surface of an underlying material by providing a process for performing collimation-sputtering on the Al alloy and another process for performing high-temperature sputtering on the Al alloy at a substrate temperature within a specific range after collimation-sputtering so as to fill up a hole having a high aspect ratio with the Al alloy.  
 CONSTITUTION: A TiN/Ti layer 6 is formed as a contact layer and a diffusion barrier layer by respectively depositing Ti and TiN in thicknesses of 500Angstrom and 1,0000Angstrom by using a sputtering method and reactive sputtering method. After forming the layer 6, a collimation-sputtered Ti layer 7 is formed in a thickness of 500Angstrom on the layer 6 by using a collimation-sputtering method. Then an Al alloy film 8 is formed by sputtering A/Si by 99.5wt.% and Cu by 0.5wt.% while an Si substrate 1 is heated from the rear side so that the temperature of the substrate 1 can become 450-500 deg.C. During the course of the sputtering, the Al alloy 8 reacts to the collimation-sputtered Ti layer 7 and yields an Al alloy/Ti reaction layer 9.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-275555

(43)公開日 平成6年(1994)9月30日

(51)Int.Cl.<sup>3</sup>  
H 01 L 21/28

識別記号 庁内整理番号  
301 L 7376-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 4 ○L (全 5 頁)

(21)出願番号 特願平5-62354

(22)出願日 平成5年(1993)3月23日

(71)出願人 000001258

川崎製鉄株式会社

兵庫県神戸市中央区北本町通1丁目1番28  
号

(72)発明者 野上 穎

千葉県千葉市中央区川崎町1番地 川崎製  
鉄株式会社技術研究本部内

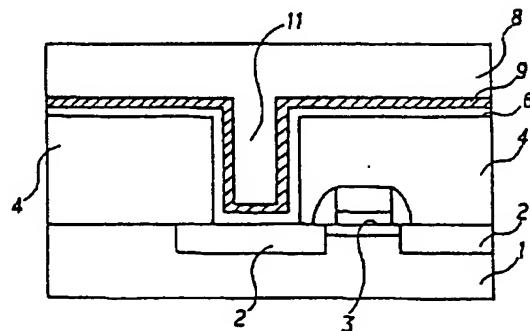
(74)代理人 弁理士 小林 英一

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 高アスペクト比のコンタクトホール・ビアホール等の底部にまでAl合金をスパッタ工程によって良好に埋込む。

【構成】 Al合金またはチタン合金をコメリートスパッタした後、Al合金を高温スパッタし、または、真空状態を保ったままコメリートスパッタ、Alスパッタ処理を行う。



1

2

## 【特許請求の範囲】

【請求項 1】 アルミ合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 450～550 ℃でAI合金を高温スパッタする工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体装置の製造方法。

【請求項 2】 チタン合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 450～550 ℃でAI合金を高温スパッタする工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体装置の製造方法。

【請求項 3】 アルミ合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 室温～350 ℃でAI合金をスパッタする工程と、該スパッタ工程の後、真空状態で 450～550 ℃の熱処理を加える工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体の製造方法。

【請求項 4】 請求項 1、2 または 3 記載の該コリメートスパッタと該高温スパッタとを真空状態に保ったまま行うことを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法に関するものであり、特に高アスペクト比のホールをAI合金で埋込む記述などの製造方法に関するものである。

## 【0002】

【従来の技術】 AI合金をスパッタ成膜する際に、基板を 500℃程度の高温にして、コンタクトホール等のホールにAIを流し込む技術は、高温AIリフロースパッタ技術として、最近、研究され、実用化されようとしている。本技術の長所としては、タングステンCVDによるタングステンプラグによるコンタクトホール・スルーホールの埋め込みといった技術を用いることなく、高アスペクト比（アスペクト比＝ホール深さ／ホール径）のホールを埋め込むことができる点にある。これによって、工程数が減少し、製造コストが低減され、TAT (Turn Around Time) が短縮される。

【0003】 AIのリフロー性の程度によって、埋め込み可能なホールのサイズ（またはアスペクト比）とウェハ全面での埋め込み完全性が決まるので、リフロー性を向上させることが重要課題となっている。AIのホール内へのリフロー性に及ぼす因子としては、スパッタ基板温度、スパッタ中の雰囲気ガス中の残留水分量、酸素量、下地表面のAI合金との濡れ性、またAI合金中に含まれるSi・Ge等の不純物などが考えられている。

【0004】 スパッタ中の雰囲気ガス中の残留水分量が特に重要な因子であるとされているが、雰囲気ガス中に水分が多く残留していると、この水分が下地表面の原子と反応して、表面に酸化膜層を形成する。酸化した下地表面は、AI合金との反応性に乏しく、このことが、AI合

10

20

30

40

50

50

金と下地表面との濡れ性を後退させる。従って、AIのホール内へのリフロー性に及ぼす最も主要な因子は、下地表面状態であると言える。

【0005】 下地表面として、リフロー性を高める上で最も有効であると考えられているのはスパッタTiによって被覆された表面である。Tiで被覆された高温の表面に、スパッタされたAI原子が到達した場合、AIとTiとの反応が起り、この反応がAI原子のホール底部方向への流入を促進する。

## 【0006】

【発明が解決しようとする課題】 上記の従来技術には、以下の問題点があった。すなわち、Tiは通常のスパッタによって形成されるので、Tiは高アスペクト比のホール底部まで到達せず、したがってTiとの反応により促進されるAIのホール底部方向への流入もTiのホール内到達箇所までしか進まない。この結果、従来技術の範囲内では、AIリフローによる穴埋めの可能なホールのアスペクト比は、2程度までである。

【0007】 本発明は、上記の現状に鑑み、アスペクト比が2以上のホールの底部にまでAI合金を流入し、埋め込むことができる方法を提供するためになされたものである。

## 【0008】

【課題を解決するための手段】 本発明は、前記課題を解決するために、TiまたはAIのコリメータスパッタによって、ホール底部・ホール側壁にTiまたはAIの被膜を形成する工程を経て、該被膜を下地表面として、AIの高温スパッタを行い、さらに上記コリメータスパッタと高温スパッタの間に一旦ウェハを大気開放せずに、真空状態の今まで、スパッタ成膜シーケンスを組む方法である。すなわち本発明は①アルミ合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 450～550 ℃でAI合金を高温スパッタする工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体装置の製造方法を記載する、② チタン合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 450～550 ℃でAI合金を高温スパッタする工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体装置の製造方法、③ アルミ合金をコリメートスパッタする工程と、該コリメートスパッタ工程の後に基板温度 室温～350 ℃でAI合金をスパッタする工程と、該スパッタ工程の後、真空状態で 450～550 ℃の熱処理を加える工程とを具備し、高アスペクト比のホールをAI合金で埋込むことを特徴とする半導体の製造方法であり、さらに④①、②、③に記載の該コリメートスパッタと該高温スパッタとを真空状態に保ったまま行う半導体装置の製造方法である。

## 【0009】

【作用】 AI合金やTi合金のコリメータスパッタによつて、高アスペクト比のコンタクトホールの底部・側壁部

3

にもAlやTiの薄膜を形成することができるので、高アスペクト比のホールの底部と側壁とをAlやTiで良好に被覆された下地表面にすることができる。この後、Al合金を高温スパッタすることによって、Al合金は、高アスペクト比のコンタクトホール・ピアホール底部にまで良好に流入するようになる。これによって、アスペクト比が2以上のホールであっても、ホール内をAl合金によって良好に埋め込むことができる。

## 【0010】

【実施例】以下に図面に従って実施例を説明する。

(実施例1) 図1～図4は、本発明の半導体装置の製造方法を示す工程断面図である。図1に示すように厚さ $1.2\mu\text{m}$ の $\text{SiO}_2$ を主成分とする絶縁膜4にフォトリソグラフィーとドライエッティングによって、穴径 $0.5\mu\text{m}$ 、アスペクト比2.4のコンタクトホール5を開口する。

【0011】つぎに図2に示すようにコンタクト層、及びAl拡散バリア層として、Ti、TiNの順に、それぞれスパッタ法と反応性スパッタ法によって、Tiを $500\text{\AA}$ とTiNを $1000\text{\AA}$ の厚さでTiN/Ti層6を成膜する。さらに、その上にコリメートスパッタ法によって、 $500\text{\AA}$ の厚さでコリメーションスパッタTi層7を成膜する。コリメーションスパッタの性質上、コンタクトホール5の底部及び側壁の全面に、コリメーションスパッタTi層が $300\text{\AA}$ の厚さで成膜される。

【0012】さらに、図3に示すように真空状態に保ったまま、Al合金8としてAISI 1wt%Cu 0.5wt%をスパッタ法で成膜するが、この時、Si基板1の温度が $500^\circ\text{C}$ となるように基板裏面から加熱する(高温スパッタと称する)。スパッタ時に、コリメーションスパッタTi層7とAl合金8は反応してAlとTiを主成分とするAl合金/Ti反応層9を形成する。この反応は、Al合金8と未反応のTiの界面10で起こり、スパッタされたAl合金をコンタクトホール内部まで深くAl合金を侵入させる機動力となっている。この合金化反応と高温に加熱され流動性の増したAl合金8の性質の相乗効果によって、Al合金は、コンタクトホール底部まで侵入し、その結果、図4に示すようにAISICuとTiAl合金で埋めこまれたコンタクトホール11が形成される。

【0013】(実施例2) 図5～図8は、本発明の半導体装置の製造方法の第2の実施例を示す工程断面図である。図5に示すように厚さ $1.2\mu\text{m}$ の $\text{SiO}_2$ を主成分とする絶縁膜4に、フォトリソグラフィーとドライエッティングによって、穴径 $0.5\mu\text{m}$ 、アスペクト比2.4のコンタクトホール5を開口する。

【0014】次に図6に示すようにコンタクト層、及びAl拡散バリア層として、Ti、TiNの順に、それぞれスパッタ法と反応性スパッタ法によって、Tiを $500\text{\AA}$ とTiNを $1000\text{\AA}$ の厚さでTiN/Ti層6を成膜する。さらに、その上に、コリメートスパッタ法によって、AISI 1wt%Cu 0.5wt%を $500\text{\AA}$ の厚さでAISICu層12を成膜する。

4

コリメートスパッタの性質上、コンタクトホール5の底部及び側壁の全面に、AISICu層12が $300\text{\AA}$ の厚さで成膜される。

【0015】さらに、図7に示すように真空状態に保ったまま、Al合金8としてAISI 1wt%Cu 0.5wt%を高温スパッタ法で成膜するが、この時、Si基板1の温度が $500^\circ\text{C}$ となるように、基板裏面から加熱する。このAISI Cuスパッタ時に、AISICu層12は、スパッタ成膜される基板の下地層として、コンタクトホール表面全面を被覆している。スパッタされて飛来したAl原子等は、下地のAl合金との間で良好な濡れ性を示しながら、下地のAISICu層表面に被着していく。この濡れ性と高温でのAl合金の流動性に起因して、スパッタされたAl合金はコンタクトホール底部まで深く侵入する。その結果、図8に示すようにAl合金で埋めこまれたコンタクトホール13が形成される。

【0016】なお、本実施例1、2では、Al合金8のスパッタ時に既に基板を高温にしているが、本発明はこれに限るものではなく、この高温スパッタ工程に替わって、Al合金の通常基板温度(室温～ $350^\circ\text{C}$ )でのスパッタを実施した後、真空状態を保ったまま、 $500^\circ\text{C}$ 程度の熱処理を施す工程(スパッタリフローと称する)を実施しても同様の効果が得られるし、また全工程を真空状態に保ったまま行っても同様の効果が得られる。

## 【0017】

【発明の効果】本発明のコリメートスパッタによって、コンタクトホール内のホール底部とホール側壁に、Ti又はAl合金の $300\text{\AA}$ 以上の厚さの層が形成される。このTi、Al薄膜が、その後引き続くAl合金の高温スパッタ時に、又はスパッタリフロー時に、TiとAlとの反応、又はAl合金とAl合金の接触がコンタクト径 $0.5\mu\text{m}$ 、アスペクト比2.5のコンタクトホールの底部まで、十分に進行し、その結果として、Al合金によって良好に埋め込まれたコンタクトホールを形成することができる。

【0018】これによって、低コストで、高アスペクト比のコンタクトホールを有する集積回路パターンを形成・製造することが可能となる。また、Ti、Al合金といった下地層とその後のAlスパッタ工程を真空状態を保ったまま行うことで、Ti、Al下地表面が酸化されることなくなり、その結果、その後スパッタされるAl合金とTiの反応性やAl合金/Al合金間の濡れ性を表面酸化膜の存在によって劣化させることを防ぎ、良好な濡れ性と埋め込み性が達成できる。

## 【図面の簡単な説明】

【図1】本発明の実施例1の工程を示す工程断面図。

【図2】本発明の実施例1の工程を示す工程断面図。

【図3】本発明の実施例1の工程を示す工程断面図。

【図4】本発明の実施例1の工程を示す工程断面図。

【図5】本発明の実施例2の工程を示す工程断面図。

【図6】本発明の実施例2の工程を示す工程断面図。



(4)

特開平6-275555

5

【図7】本発明の実施例2の工程を示す工程断面図。

【図8】本発明の実施例2の工程を示す工程断面図。

【符号の説明】

- 1 Si基板  
2 n<sup>+</sup>拡散層  
3 ゲート酸化膜  
4 絶縁膜  
5 コンタクトホール

6 TiN/Ti層

7 コリメーションスパッタTi層

8 Al合金

9 Al合金/Ti反応層

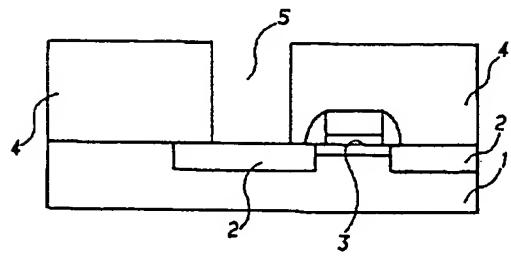
10 Al合金/Ti反応界面

11 AlSiCuとTiAl合金で埋め込まれたコンタクトホール

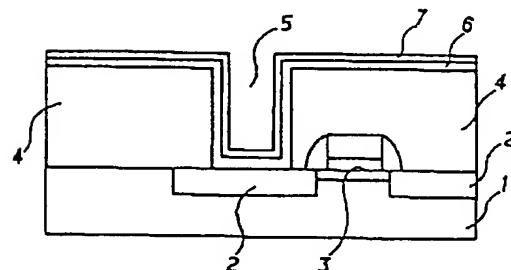
12 AlSiCu層

13 Al合金で埋め込まれたコンタクトホール

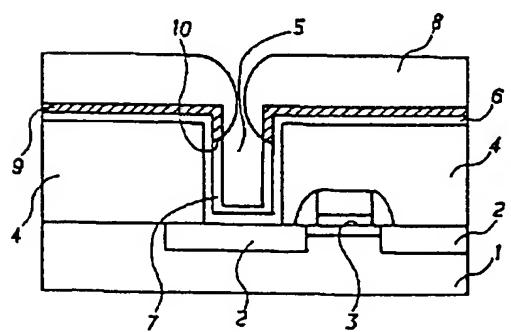
【図1】



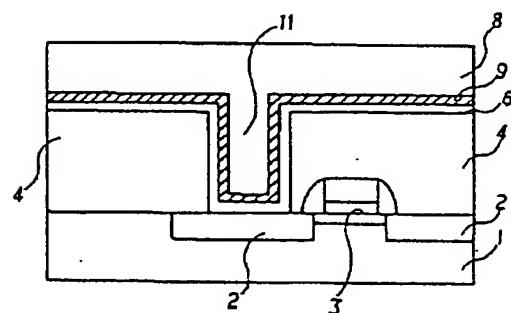
【図2】



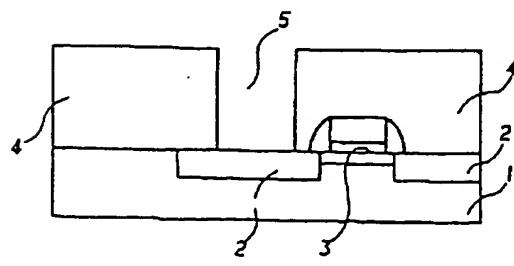
【図3】



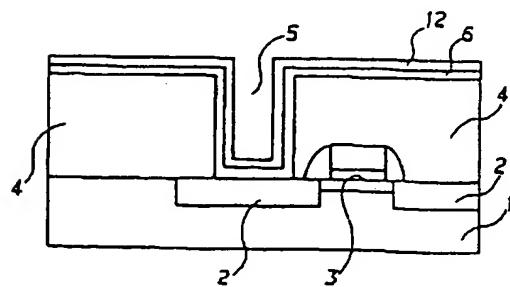
【図4】



【図5】



【図6】

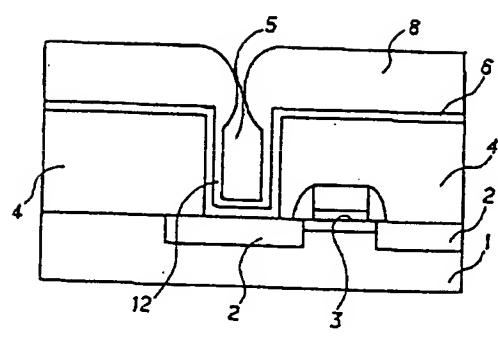




(5)

特開平6-275555

【図7】



【図8】

